

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-176565

(43)Date of publication of application : 14.07.1995

(51)Int.Cl.

H01L 21/60

(21)Application number : 05-344017

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 16.12.1993

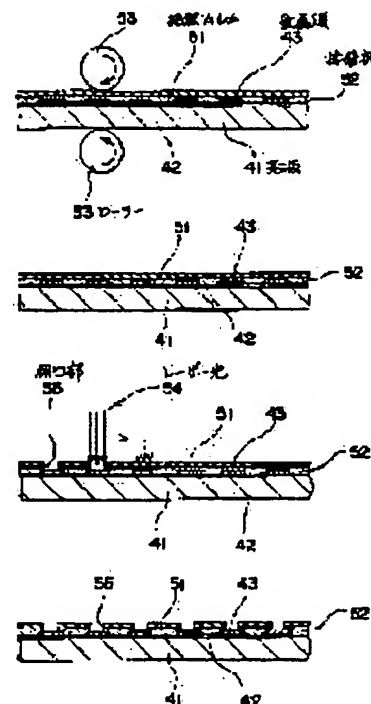
(72)Inventor : YAMAMOTO MICHIOHIKO

(54) WIRING BOARD AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To form a protective film which has fine apertures whose diameters are smaller than the diameters of connection pads with a high accuracy and at a low cost in order to prevent solder from penetrating onto wiring patterns from the connection pads on a wiring board when the connection electrodes of an electronic component such as a semiconductor chip are connected to the connection pads on the wiring boards with solder bumps which are formed on the connection electrodes of the electronic components beforehand.

CONSTITUTION: A wiring board 41 has wiring patterns having connection pads to which the connection electrodes of an electronic component are connected. A protective film composed of an insulating film 51 such as polyimide film, PET film or PES film is applied to the approximately whole surface of a wiring board 41 which includes the wiring patterns and connection pads which are composed of metal films 43. Then the parts of the protective film composed of the insulating film 51 which are on the connection pads are removed by a laser beam 54 such as an excimer laser to form apertures 55.



LEGAL STATUS

[Date of request for examination] 03.03.1997

[Date of sending the examiner's decision of rejection] 06.04.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-176565

(43) 公開日 平成7年(1995)7月14日

(51) Int. Cl.⁶

H 0 1 L 21/60

識別記号

3 1 1 S 6918-4M

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数2 F D (全 6 頁)

(21) 出願番号 特願平5-344017

(22) 出願日 平成5年(1993)12月16日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72) 発明者 山本 充彦

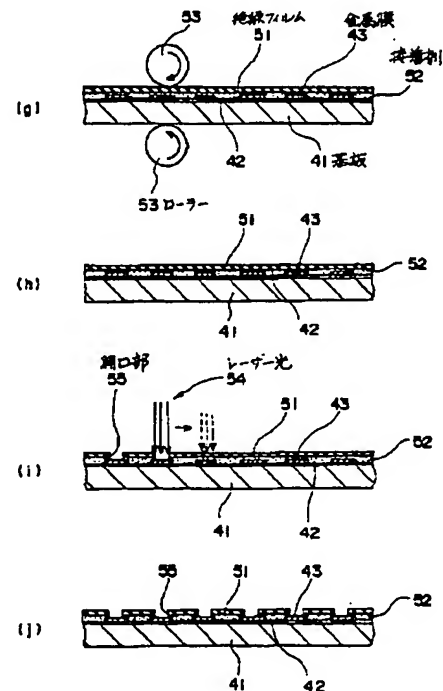
東京都青梅市今井3丁目10番地6 カシオ
計算機株式会社青梅事業所内

(54) 【発明の名称】 配線基板およびその製造方法

(57) 【要約】

【目的】 半導体チップ等の電子部品の接続電極に予め設けた半田バンプを介して熱圧着により接続する際、配線基板上の接続パッドから配線パターンへの半田を堰止めるため、接続パッドの直径よりも小さい微細な開口部を有する保護膜を精度良くかつ低コストにて形成する。

【構成】 電子部品の接続電極と接続される接続パッドを有する配線パターンを備えた配線基板41において、この配線基板41の金属膜43による配線パターンおよび接続パッドを含む面のほぼ全面に、ポリイミドまたはPETまたはPES等の絶縁フィルム51による保護膜を接合する。そして、この絶縁フィルム51による保護膜の接続パッドの上面部を、エキシマレーザー等のレーザー光54により除去して開口部55を形成する。



【特許請求の範囲】

【請求項1】 電子部品の接続電極と接続される接続パッドを有する配線パターンを備えた配線基板であって、この配線基板の前記配線パターンおよび前記接続パッドを含む面のほぼ全面に絶縁フィルムによる保護膜を形成して、この保護膜の前記接続パッドの上面部にレーザー光により除去された開口部を形成したことを特徴とする配線基板。

【請求項2】 電子部品の接続電極と接続される接続パッドを有する配線パターンを備えた配線基板の製造方法において、この配線基板の前記配線パターンおよび前記接続パッドを含む面のほぼ全面に絶縁フィルムによる保護膜を接合した後、この保護膜の前記接続パッドの上面部をレーザー光により除去して開口部を形成することを特徴とする配線基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、配線基板に関し、特に、その配線パターンの電子部品との接続部の構成と、その接続部の製造方法に関するものである。

【0002】

【従来の技術】一般に、配線基板に半導体チップ、例えば、LSI (Large Scale Integration: 大規模集積回路) を搭載する手法の一つとしてフリップチップボンディングがある。このフリップチップボンディングにおいて、配線基板の配線パターンの接続パッドに、LSIの接続電極を半田バンプを介して熱圧着により接続すると、その熱圧着時に一旦溶融した半田が接続パッドから配線パターン上に流れ出し、さらに、配線パターン上からその隣の配線パターンに向かって流れ出し、隣合う配線パターン間で短絡が発生してしまうことがある。このため、配線基板上に半田流れ防止ダムを形成しておく必要がある。

【0003】図6は従来の印刷による半田流れ防止ダムを形成した配線基板を例示するもので、配線パターン62、62、62、…およびその接続パッド63、63、63、…が形成された配線基板61上に、例えば、スクリーン印刷等の印刷により溶剤レジストを用いて、接続パッド63、63、63、…の配列部に対応した開口部67を有する半田流れ防止用の保護膜66を形成していた。65は搭載されるLSI71 (図7参照) のチップサイズを示している。

【0004】

【発明が解決しようとする課題】このような印刷による保護膜66において、その印刷技術では印刷精度があまり高くないので、図6に示した通り、搭載するチップサイズ65より一回り大きいサイズの開口部67しか印刷

できず、個々の接続パッド63、63、63、…ごとに対応する等、理想的な半田流れ防止ダムが形成できなかった。

【0005】このため、図7(a)および(b)に示すように、配線基板61の配線パターン62の接続パッド63に、LSI71の接続電極72をこれに予め設けた半田バンプ75を介して熱圧着すると、溶融した半田76が配線パターン62に沿って流れ出してしまう欠点があった。なお、理想半田形状を符号75で示し、現状半田形状を符号76で示しており、現状半田形状76によれば、LSI71の位置が点線形状で示すように下がってしまっている。

【0006】ところで、配線基板上に接着剤を介して金属膜を接着し、フォトリソ形成、ウェットエッチングにより配線パターンを形成する場合、例えば、フォトリソの線幅を50μm以下としても、接着剤の存在により断面がほぼ台形状となって掘の部分の除去できないことから、配線パターンの線幅を50μm以下とすることができず、50~60μm程度が限界である。この場合、接続パッドの直径を100~140μm程度とすると、この接続パッドにLSIの接続電極を半田バンプを介して熱圧着により接続すると、配線パターンの線幅が50~60μm程度と比較的大きいため、その熱圧着時に一旦溶融した半田が接続パッドから配線パターン上に流れ出してしまうのである。

【0007】そこで、接続パッドから配線パターンへの半田の流出を防止するために、保護膜の開口部の直径を接続パッドの直径よりもやや小さくし、例えば、60~100μm程度として、その開口部によって半田を堰止めるようにする手法もある。しかし、保護膜の開口部の直径が60~100μm程度と微細なパターンであると、そのような開口部を有する保護膜をスクリーン印刷により形成することができず、フォトリソグラフィの方法により形成することになる。その理由は、スクリーン印刷の場合、開口部の最小直径が200μm程度で位置精度が±300μm程度以内であるのに対し、フォトリソグラフィの方法の場合には、開口部の最小直径が10μm程度で位置精度が±20μm程度以内であることによる。

【0008】しかし、フォトリソグラフィの方法により微細なパターンの開口部を有する保護膜を形成する場合、例えば、スクリーン印刷により形成する場合と比較して、工程数がかかなり多く、生産性が悪いばかりでなく、コストがアップするという問題があった。

【0009】そこで、本発明の目的は、半導体チップ等の電子部品の接続電極に予め設けた半田バンプを介して熱圧着により接続する際、配線基板上の接続パッドから配線パターンへの半田を堰止めるため、接続パッドの直径よりも小さい微細な開口部を有する保護膜を精度良くかつ低コストにて形成した配線基板およびその製造方法

を提供することにある。

【0010】

【課題を解決するための手段】以上の課題を解決すべく請求項1記載の発明は、例えば、半導体チップ等の電子部品の接続電極と接続される接続パッドを有する配線パターンを備えた配線基板であって、この配線基板の前記配線パターンおよび前記接続パッドを含む面のほぼ全面に、例えば、ポリイミドまたはPETまたはPES等の絶縁フィルムによる保護膜を形成して、この保護膜の前記接続パッドの上面部に、例えば、エキシマレーザー等のレーザ光により除去された開口部を形成してなる構成を特徴としている。

【0011】そして、請求項2記載の発明は、例えば、半導体チップ等の電子部品の接続電極と接続される接続パッドを有する配線パターンを備えた配線基板の製造方法において、この配線基板の前記配線パターンおよび前記接続パッドを含む面のほぼ全面に、例えば、ポリイミドまたはPETまたはPES等の絶縁フィルムによる保護膜を接合した後、この保護膜の前記接続パッドの上面部を、例えば、エキシマレーザー等のレーザ光により除去して開口部を形成する製造方法を特徴としている。

【0012】

【作用】本発明によれば、配線基板の配線パターンおよび接続パッドを含む面のほぼ全面に接合した絶縁フィルムによる保護膜の接続パッドの上面部を、エキシマレーザー等のレーザ光により除去して開口部を形成したので、保護膜に接続パッドの直径よりも小さい微細な開口部を精度良くかつ低コストにて形成できる。

【0013】

【実施例】以下に、本発明に係る配線基板およびその製造方法の実施例を図1乃至図5に基づいて説明する。

【0014】先ず、図1および図2は本発明を適用した一例としての配線基板1を部分的に示すもので、2は配線パターン、3は接続パッド、4は保護膜、5は開口部である。配線基板1は、セラミックやガラスエポキシ等からなるハードな基板、または、ポリイミドや他の樹脂からなるフレキシブルな基板の何れであってもよい。

【0015】図1および図2に示すように、配線基板1の上面には、図示しない接着剤を介して銅等の金属膜からなる配線パターン2と、その端部のほぼ円形状の接続パッド3が形成されている。さらに、この配線基板1の上面には、図示しない接着剤を介してポリイミドまたはPET（ポリエチレンテレフタレート）またはPES（ポリエーテルサルホン）等の絶縁フィルムによる保護膜4が接合されている。

【0016】そして、この絶縁フィルムによる保護膜4には、後述するエキシマレーザー等のレーザ光の照射により、接続パッド3の上面部を除去したほぼ円形状をなす小径の開口部5が形成されている。ここで、配線パターン2の線幅は50〜60μm程度で、接続パッド3

の直径は100〜140μm程度で、開口部5の直径は60〜100μm程度である。

【0017】以上の配線基板1へのLSI11の搭載の仕方について、図3を参照しつつ説明する。図示のように、LSI11は、その下面に所定数の接続電極12を有するもので、この接続電極12には予め半田バンプ15が備えられている。このLSI11を図示しない熱圧着ヘッドにより吸着して移動し、その接続電極12に予め設けた半田バンプ15を、図示しない圧着機ヘッド上に置かれた配線基板1上の開口部5に位置合わせする。

【0018】このように、配線基板1の接続パッド3上に半田バンプ15を介在させてLSI11を熱圧着ヘッドにより加圧・加熱することによって、半田バンプ15を溶融・固化させる。これにより、配線基板1の接続パッド3上にLSI11下面の接続電極12が半田バンプ15を介して接続状態となり、しかも、保護膜4の微細な開口部5の内壁により半田が溶融して流れようとするのを堰止めて、配線基板1上にLSI11が固定される。

【0019】次に、以上のような配線基板1を製造する場合について、図4(a)〜(f)および図5(g)〜(j)を参照しながら説明する。

【0020】先ず、図4(a)は金属膜の接着工程を示すもので、ハードまたはフレキシブルなどの基板41上に、接着剤42を用いて銅等の金属膜43を接着する。ここでは、基板41、接着剤42、金属膜43による3層構造としたが、金属膜43は、接着ではなくて、スパッタリングや蒸着等の方法で形成して、2層構造としても構わない。なお、接着剤を用いずに、基板41上に金属膜43を直接形成した場合、後述するようにして得られる前記配線パターン2の線幅は10〜30μm程度とすることができる。

【0021】図4(b)は次のレジスト塗布工程を示すもので、金属膜43の上面に、回路パターンニングのためにレジスト44を塗布する。図4(c)は次の露光工程を示すもので、所定のパターンを有するガラスマスク45を用いて、UV光等の光エネルギー46でレジスト44を露光する。

【0022】図4(d)は次の現像工程を示すもので、これによりレジスト開口部47、47、47、…を形成する。図4(e)は次のエッチング工程を示すもので、これにより金属膜43にパターン間の開口部48を形成する。図4(f)は次のレジスト剥離工程を示すもので、このようにレジスト44、44、44、…を剥離して、金属膜43、43、43、…による回路パターンを形成する。

【0023】そして、図5(g)は次のラミネート工程を示すもので、金属膜43、43、43、…による回路パターンを形成した基板41の全上面に、エポキシ樹脂等の接着剤52が片面にラミネートされたポリイミドま

たはPETまたはPES等の絶縁フィルム51を、上下のローラー53、53によりラミネートする。図5

(h)は次のキュアー工程を示すもので、加熱により接着剤52を硬化させ、絶縁フィルム51を固定する。

【0024】さらに、図5(i)は次のパターンニング工程を示すもので、低コストで高精度のスポット加工が簡単に行えるエキシマレーザー等のレーザー光54を局所的に照射して、絶縁フィルム51の金属膜43による前記配線パターン2における前記接続パッド3の上面部のみを局所的に加熱して炭化させて除去し、これにより開口部55を形成して、パターンニングされた金属膜43の表面を露出させる。

【0025】ここで、レーザー光54は、X、Y方向にスキャンニングし、次々に前記接続パッド3上の絶縁フィルム51を炭化させて除去していくもので、その具体的な除去は、真空引き、洗浄、エア吹き出し等の任意の手段により行う。

【0026】そして、図5(j)は最後のアッシング工程を示すもので、開口部55に露出された金属膜43の表面に残ったスカム(有機物残さ)を除去するため、酸素プラズマによりアッシングを行う。

【0027】このようにして、金属膜43による線幅が50~60μm程度(もしくは10~30μm程度)の配線パターン2および直径が100~140μm程度の接続パッド3を形成するとともに、絶縁フィルム51による保護膜5にレーザー光54により開けた開口部55による直径が60~100μm程度の開口部5を形成する。

【0028】以上の通り、金属膜43による回路パターンを形成した基板41の全上面に、絶縁フィルム51をラミネートし、接続パッドの上面部をエキシマレーザーによるレーザー光54を用いて除去したことにより、フレキシブル基板においてでも超ファインでも理想的な半田流れ防止ダムとしての開口部55の形成が低温でかつ低コストにて可能である。また、回路パターン全部を絶縁フィルム51で完全にコートしたため、パターン間絶縁性を向上させ、且つパターンの機械的強度を飛躍的に向上させることができる。

【0029】なお、以上の実施例においては、配線基板へのLSIの搭載としたが、本発明はこれに限定されるものではなく、他の半導体チップ等の電子部品の配線基板への搭載であってもよい。また、配線パターンの形状や本発明を適用する用途等も任意であり、その他、具体的な細部構造等についても適宜に変更可能であることは勿論である。

【0030】

【発明の効果】以上のように、本発明に係る配線基板およびその製造方法によれば、配線パターンおよび接続パッドを含む面のほぼ全面に接合した絶縁フィルムによる保護膜の接続パッドの上面部を、エキシマレーザー等の

レーザー光により除去することによって、接続パッドの直径よりも小さい微細な開口部を精度良くかつ低コストにて形成することができる。従って、半導体チップ等の電子部品の接続電極に予め設けた半田バンプを介して熱圧着により接続する際、配線基板上の接続パッドにその微細な開口部により半田を堰止めて、確実な接続を行うことができる。

【図面の簡単な説明】

【図1】本発明を適用した一例としての配線基板を部分的に示す平面図である。

【図2】図1の配線基板の各部断面を示すもので、

(a)は図1の矢印A-A線に沿った断面図、(b)は同じく図1の矢印B-B線に沿った断面図である。

【図3】本発明による図1の配線基板へのLSIの搭載例を示す破断側面図である。

【図4】本発明を適用する配線基板の製造工程を示すもので、(a)は金属膜の接着工程を示す断面図、(b)はレジスト塗布工程を示す断面図、(c)は露光工程を示す断面図、(d)は現像工程を示す断面図、(e)はエッチング工程を示す断面図、(f)はレジスト剥離工程を示す断面図である。

【図5】図4の製造工程に続く本発明による配線基板の製造工程を示すもので、(g)はラミネート工程を示す断面図、(h)はキュアー工程を示す断面図、(i)はパターンニング工程を示す断面図、(j)はアッシング工程を示す断面図である。

【図6】従来の印刷による半田流れ防止ダムを形成した配線基板を例示する概略平面図である。

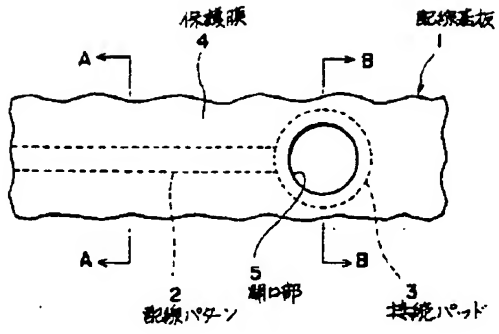
【図7】図6の配線基板へのLSIの搭載例を示すもので、(a)は破断側面図、(b)はLSIを透視状態で示した平面図である。

【符号の説明】

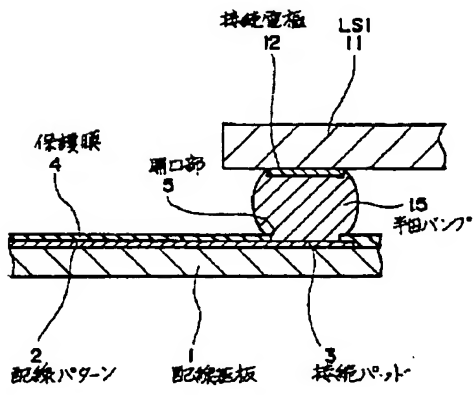
- 1 配線基板
- 2 配線パターン
- 3 接続パッド
- 4 保護膜
- 5 開口部
- 11 LSI
- 12 接続電極
- 15 半田バンプ
- 41 基板
- 42 接着剤
- 43 金属膜
- 44 レジスト
- 45 ガラスマスク
- 46 光エネルギー
- 47, 48 開口部
- 51 絶縁フィルム
- 52 接着剤
- 53 ローラー

54 レーザー光

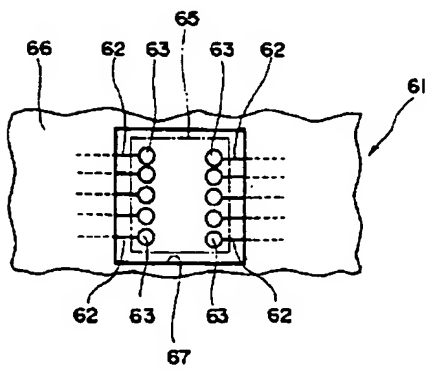
【図1】



【図3】



【図6】



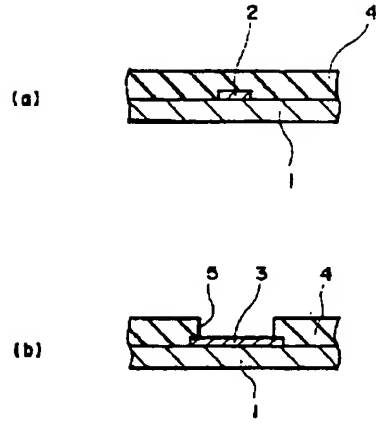
(5)

特開平7-176565

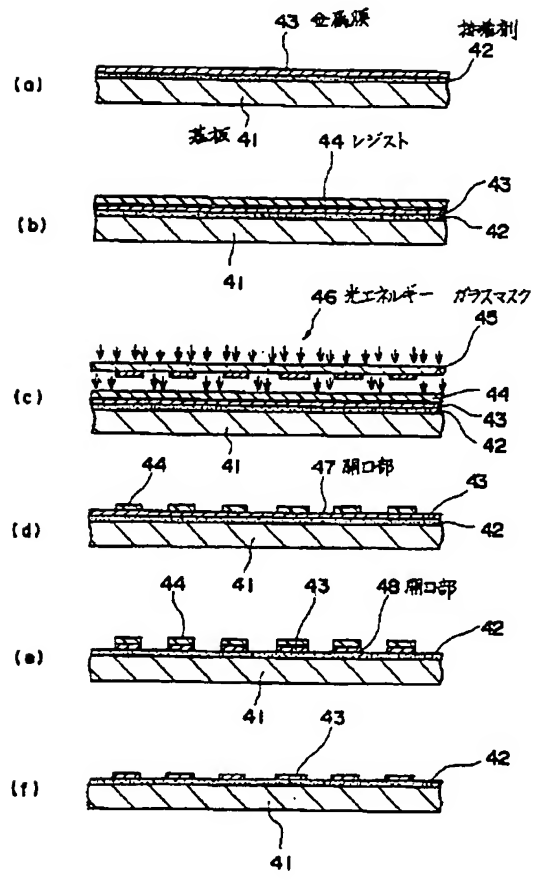
8

* * 55 開口部

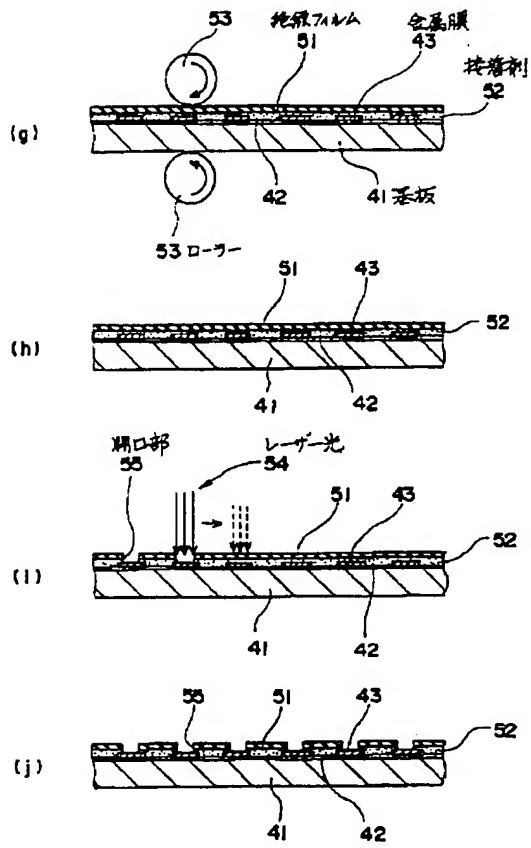
【図2】



【図4】



【図5】



【図7】

